

# BUNDESREPUBLIK DEUTSCHLAND

EPO4/9729

## PRIORITY DOCUMENT

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)



REC'D	08 DEC 2004
WIPO	PCT

### Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

BEST AVAILABLE COPY

**Aktenzeichen:**

103 40 926.2

**Anmeldetag:**

03. September 2003

**Anmelder/Inhaber:**

Technische Universität Ilmenau Abteilung  
Forschungsförderung und Technologietransfer,  
98693 Ilmenau/DE; Leibnitz-Institut für Festkörper-  
und Werkstofforschung Dresden eV,  
01069 Dresden/DE.

Erstanmelder: Technische Universität Ilmenau  
Abteilung Forschungsförderung und Technologie-  
transfer, 98693 Ilmenau/DE

**Bezeichnung:**

Verfahren zur Herstellung von elektronischen  
Bauelementen

**IPC:**

H 01 L 51/40

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-  
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 21. Oktober 2004  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

Kahle

## Verfahren zur Herstellung von elektronischen Bauelementen

5 Die Erfindung betrifft mehrere Verfahren zur Herstellung von elektronischen Bauelementen mit dicht aneinander grenzenden Elektroden mit Abständen im Bereich von einigen 10 nm bis einigen  $\mu\text{m}$  auf einem beliebigen Substrat, das außer Substraten der Standard-Halbleitertechnologie (z.B. Si,  $\text{SiO}_2$ ,  
10  $\text{Si}_3\text{N}_4$ , GaAs,  $\text{Al}_2\text{O}_3$ ) auch ein Polymerfilm oder Glas sein kann.

Die erfindungsgemäßen Verfahren finden für eine äußerst preisgünstige und einfache Herstellung von elektronischen Bauelementen welche kleinste Elektrodenabstände benötigen wie  
15 z.B. Molekularelektronik, Polymer-Feldeffekttransistoren oder Feldemitter, ihre Anwendung.

Im Stand der Technik sind verschiedene Lithographieverfahren (DUV oder Elektronenstrahlolithographie) beschrieben, mit  
20 denen eine möglichst kleine Länge des elektrisch aktiven Kanals im Transistor (Kanallänge) und damit eine hohe Betriebsfrequenz erreicht werden kann. Allerdings sind diese hochauflösenden Lithographieverfahren sehr kostenintensiv und deshalb für die Anwendungsfelder der low-performance- und  
25 low-cost-electronics ungeeignet.

Daneben ist eine Methode nach Friend, veröffentlicht in SCIENCE 299, 1881 (2003), bekannt, bei der zur Darstellung eines kurzen Kanals in Polymertransistoren eine vertikale Anordnung von zwei lateralen, durch eine isolierende  
30 Polymerschicht getrennte Metallisierungsschichten Anwendung findet. Mit einer Schneide wird in diesen Sandwich hineingedrückt, so dass an den Seitenwänden

Elektrodenanschlüsse  $M_{e1}$  und  $M_{e2}$  nahe beieinander frei liegen. Über diese V-Nut hinweg wird dann der Polymerhalbleiter aufgetragen („aktive layer“) und weiter zum Transistor vervollständigt.

- 5    Nachteilig wirkt sich hierbei allerdings aus, dass sich das Material beim Eindrücken des Schneide-Stempels verformt und die gegenüberliegenden Seitenwände des Kanals sehr eng zueinander positioniert sind. Die anschließend aufgeschleuderte aktive Schicht kann sich aufgrund der
- 10    Meniskenbildung nicht gleichmäßig verteilen.

- Aufgabe der Erfindung ist es deshalb, ein oder mehrere Verfahren zu entwickeln, mit denen dicht aneinander grenzende Elektroden auf einem Substrat auf eine einfache und
- 15    kostengünstige Weise strukturiert werden und somit die Herstellung von elektronischen Bauelementen mit möglichst geringem technologischen Aufwand erfolgen kann.

- Erfindungsgemäß gelingt die Lösung dieser Aufgabe mit den
- 20    kennzeichnenden Merkmalen der Patentansprüche 1, 2, 3 und 4.

- Die Erfindung wird am Beispiel der Herstellung eines Feldeffekttransistors mit folgenden Zeichnungen näher erläutert. In den zugehörigen Zeichnungen zeigen:

25

Figur 1 - Strukturierung der Elektroden mittels Überschneidungen im abgeschiedenen Layer

Figur 2 - Strukturierung der Elektroden mittels Unterätzung eines abgeschiedenen Layers

- 30    Figur 3 - Herstellung eines Transistors mit bekannten Verfahren

Figur 4 - Herstellungsverfahren für einen Feldeffekt-  
Transistor mittels Photolithographie von der  
Unterseite des Substrates

Figur 5 - Herstellung eines Feldeffekttransistors mittels  
5 Ätzung in die Substrattiefe

In Figur 1 sind die Schritte eines vertikalen  
Herstellungsverfahrens dargestellt. Auf einem Substrat wurde  
ein Photolack aufgebracht und so strukturiert, dass  
10 überschneidende Kanten am Photolack entstehen. Anschließend  
wird ein Metall, vorzugsweise Chrom oder Gold, aufgedampft.  
Der im folgenden Verfahrensschritt aufgeschleuderte Isolator  
bedeckt die gesamte Oberfläche. An den sich überschneidenden  
Kanten des Photolackes bilden sich aufgrund der  
15 Meniskenbildung während des nachfolgenden Ätzprozesses flache  
Kanten in Umkehrung der Überschneidungen. Das so entstandene  
Substrat mit seinen aufgebracht und voneinander isolierten  
Elektroden kann nun in weiteren Verfahrensschritten wie  
Aufschleudern des organischen Halbleiters („aktive layer“),  
20 Aufbringen eines weiteren Isolators und einer  
Gatemetallisierung und Freilegen der Elektroden zu einem  
polymeren Feldeffekttransistor fertiggestellt werden.

In Figur 2 ist ein zweites Verfahren zur Strukturierung dicht  
25 aneinander grenzender Elektroden auf einem Substrat  
aufgezeigt. Hierbei ist auf dem Substrat eine Metallschicht,  
vorzugsweise Chrom oder Gold, aufgedampft. Auf diese  
Metallschicht wird ein Photolack aufgebracht und entsprechend  
den herzustellenden Bauelementen strukturiert. Im  
30 anschließenden Verfahrensschritt erfolgt die Ätzung des  
Metalls an den vom Photolack unbedeckten Stellen, wobei das  
Metall an den Photolackkanten kontrolliert überätzt wird.

Dadurch entstehen jeweils an den Photolackstrukturen Überhänge. Nachfolgend wird die so erhaltene Struktur noch einmal mit Metall bedampft. Durch die Unterätzung werden die Elektroden voneinander separiert. Nachdem der Photolack mit  
5 der darauffliegenden Metallschicht entfernt ist (Lift Off), kann das gewünschte elektronische Bauelement (Feldeffekttransistor) mit den bekannten Verfahrensschritten durch Aufschleudern eines organischen Halbleiters („aktive layer“) und eines Isolators, Abscheiden einer  
10 Gatemetallisierung und Freiätzen der Anschlüsse fertiggestellt werden (Figur 3).

In Figur 2 und 4 ist ein Herstellungsverfahren für ein elektronisches Bauelement mit dicht aneinander grenzenden  
15 Elektroden auf einem Substrat am Beispiel der Herstellung eines Feldeffekttransistors dargestellt. Die Strukturierung dieser dicht aneinander grenzenden Elektroden erfolgt wie im vorher beschriebenen Verfahren (Verfahren 2) bis zum Aufschleudern des Isolators. Auf diesen Isolator wird  
20 anschließend ein Photolack aufgebracht und von der Unterseite des Substrates photolithographiert. Unabdingbare Voraussetzung für diesen Schritt ist allerdings, dass das Substrat, die aktive Schicht und der Isolator lichtdurchlässig sind. Nach diesem photolithographischen  
25 Prozess erfolgt eine nochmalige Bedampfung der Oberfläche mit Metall. Im letzten Verfahrensschritt wird der verbliebene Photolack mit der darauffliegenden Metallschicht entfernt (z.B. durch einen Lift-Off-Prozess).

Um diesen Lift-Off-Prozess im Submikrometerbereich zu  
30 vermeiden, kann die Metallschicht alternativ dazu auch durch Auftragen einer entsprechenden Maske und Ätzen mit einer Breite größer als die Kanallänge strukturiert werden. Die

über den eng beieinander liegenden Elektroden befindlichen Gateabschnitte werden durch den darunter verbleibenden Photolack so weit von den Elektroden separiert, dass die entstehenden parasitären Gatekapazitäten wie bei einem  
5 Feldoxid klein bleiben (Fig. E-4-d').

Ein weiteres Verfahren zur Herstellung von elektronischen Bauelementen mit dicht aneinander grenzenden Elektroden auf einem Substrat ist in Figur 2 und 5 am Beispiel der  
10 Herstellung eines Feldeffekttransistors dargestellt. Die Strukturierung dieser dicht aneinander grenzenden Elektroden erfolgt wie im oben beschriebenen Verfahren (Verfahren 2). An den Stellen des Substrates, an denen keine Metallschicht  
vorhanden ist, werden Löcher oder Gräben in das Substrat für  
15 ein oder mehrere vergrabene Gates geätzt. Im nächsten Verfahrensschritt wird eine zweite Metallschicht auf die gesamte Oberfläche aufgedampft. Dabei werden in den Löchern oder Gräben dünne Gatemetallisierungen abgeschieden. Auf die erhaltene Oberfläche wird nachfolgend ein Isolator  
20 aufgebracht. Die Löcher oder Gräben füllen sich teilweise mit dem Isolator. An der Substratoberseite und wegen des engen Aspektverhältnisses in den Gatelöchern oder -gräben nur zum Teil wird die Isolatorschicht weggeätzt (z.B. mit einem Plasmaprozeß). Anschließend wird der organische Halbleiter  
25 („aktive layer“) aufgeschleudert. Nach der Versiegelung der Oberfläche des Substrates müssen die Kontakte der vergrabenen Gates an vorbestimmten Stellen mit Hilfe eines photolithographischen Prozesses freigelegt werden.

30 Die erfindungsgemäßen Verfahren ermöglichen die Herstellung von elektronischen Bauteilen mit dicht aneinandergrenzenden Elektroden, wobei die Strukturierung der Elektroden mit Hilfe

eines Ein-Maskenprozesses realisiert wird. Dabei können klassische Mikrostrukturierungstechniken eingesetzt werden. Durch die Anwendung dieser Verfahren können elektronische Bauelemente sehr einfach und kostengünstig hergestellt werden. Die mit Hilfe der erfindungsgemäßen Verfahren hergestellten elektronischen Bauelemente sind besser und einfacher zu reproduzieren.

10

15

20

25

30

Patentansprüche

5        1. Verfahren zur Herstellung von elektronischen Bauelementen mit dicht aneinander grenzenden Elektroden auf einem Substrat **dadurch gekennzeichnet, dass** die Strukturierung der Elektroden mit folgenden Schritten realisiert wird:

- 10            a) auf dem Substrat wird ein Photolack mit überschneidenden Kanten strukturiert,  
              b) auf das Substrat und den strukturierten Photolack wird ein Metall aufgedampft,  
              c) auf die entstandene Oberfläche wird ein Isolator  
15            aufgeschleudert,  
              und  
              d) der Isolator wird geätzt, wobei an den überschneidenden Kanten des Photolackes flache Kanten als Umkehrung zu diesen Überschneidungen  
20            entstehen.

             2. Verfahren zur Herstellung von elektronischen Bauelementen mit dicht aneinander grenzenden Elektroden auf einem Substrat **dadurch gekennzeichnet, dass** die Strukturierung der Elektroden mit folgenden Schritten realisiert wird:

- 25            a) auf dem Substrat wird eine Metallschicht aufgebracht,  
30            b) auf dieser Metallschicht wird ein Photolack strukturiert,



c) die freiliegende Metallschicht wird geätzt, wobei mittels kontrollierten Unterätzen des Metalls an den Photolackstrukturen Überhänge des Photolackes entstehen,

5 d) die so entstandene Oberfläche wird mit Metall bedampft,

und

e) der Photolack mit der daraufliegenden Metallschicht wird entfernt.

10

3. Verfahren zur Herstellung von elektronischen Bauelementen mit dicht aneinander grenzenden Elektroden auf einem lichtdurchlässigen Substrat **dadurch gekennzeichnet, dass**

15

a) die Elektroden auf dem Substrat nach Anspruch 2 strukturiert werden,

a) ein lichtdurchlässiger organischer Halbleiter und ein lichtdurchlässiger Isolator aufgeschleudert werden,

20

b) ein zweiter Photolack auf die Oberfläche aufgebracht und von der Unterseite des Substrates photolithographiert wird,

c) eine Metallschicht auf die erhaltene Oberfläche aufgedampft wird,

25

d) der verbliebene Photolack mit der auf ihm liegenden Metallschicht entfernt wird,

und

f) das elektronische Bauelement durch Freiätzen der Anschlüsse fertiggestellt wird.

30

4. Verfahren zur Herstellung von elektronischen Bauelementen mit dicht aneinander grenzenden Elektroden auf einem Substrat **dadurch gekennzeichnet, dass**

a) die Elektroden auf dem Substrat nach Anspruch 2 strukturiert werden,

b) in das Substrat an den Stellen ohne Metall Löcher oder Gräben geätzt werden,

c) eine zweite dünne Metallschicht abgeschieden wird,

d) ein Isolator aufgeschleudert wird,

e) der Isolator an der Oberseite des Substrates geätzt wird,

f) ein organischer Halbleiter aufgeschleudert und die Oberfläche versiegelt wird,

und

g) mittels photolithographischen Prozess die vergrabenen Gates kontaktiert werden.

## Zusammenfassung

### 5 1. Verfahren zur Herstellung von elektronischen Bauelementen

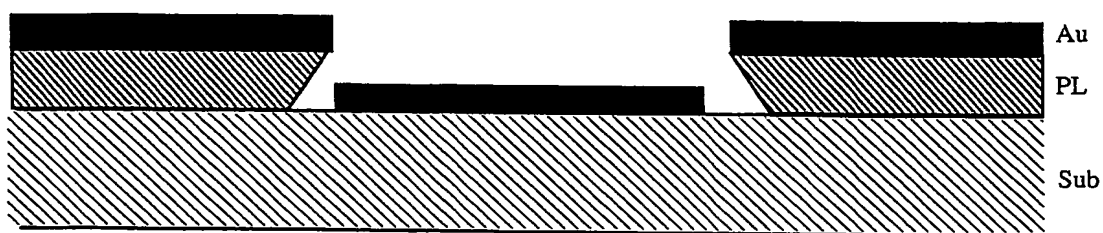
10 2.1. Die Herstellung elektronischer Bauelemente soll durch eine einfache und kostengünstige Strukturierung der dicht aneinander grenzenden Elektroden auf einem Substrat mit möglichst geringem technologischen Aufwand realisiert werden.

15 2.2 Die Strukturierung der Elektroden kann mittels überschneidender Kanten am abgeschiedenen Layer oder mittels Unterätzung des abgeschiedenen Layers erfolgen. Die Fertigstellung der elektronischen Bauelemente erfolgt danach entweder auf herkömmliche Weise, oder mittels eines Lithographieverfahrens von der Unterseite  
20 des lichtdurchlässigen Substrates, oder durch Ätzen in die Tiefe des Substrates und anschließender Abfolge bekannter Verfahrensschritte zur Herstellung elektronischer Bauelemente.

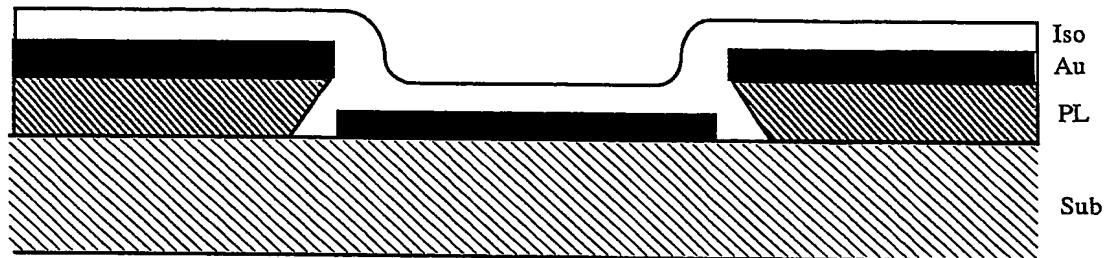
25 2.3 Anwendung finden diese vorgestellten Verfahren in der Molekularelektronik, zur Herstellung von Polymer-Feldeffekttransistoren, von Feldemittern oder anderen elektronischen Bauelementen.

30

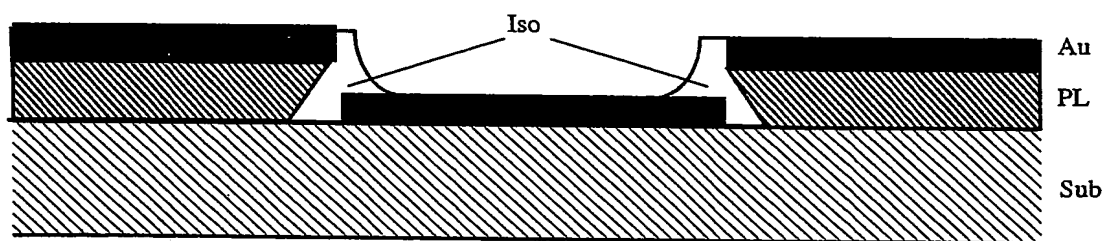
A



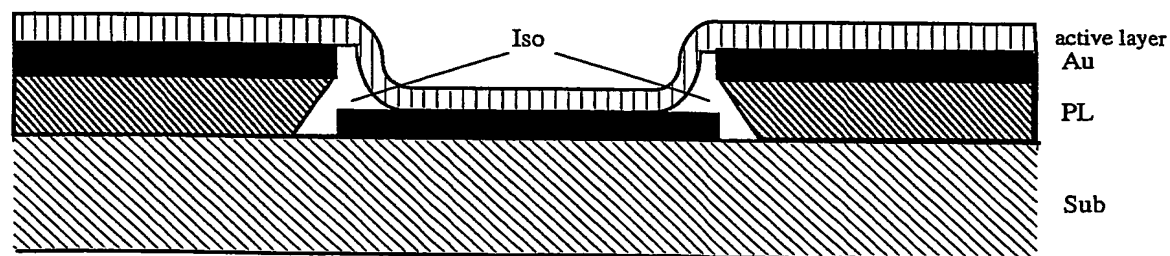
B



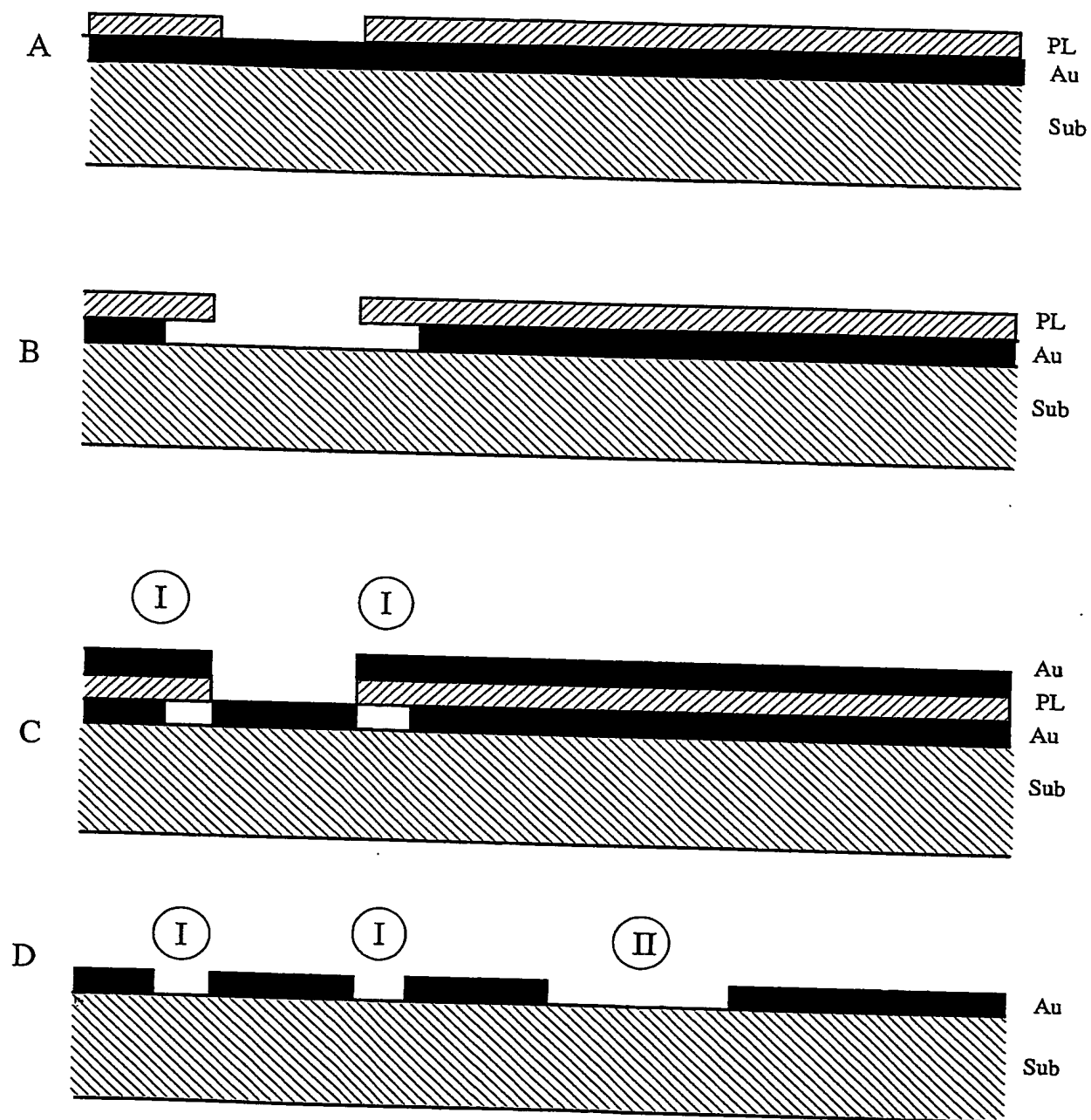
C



D

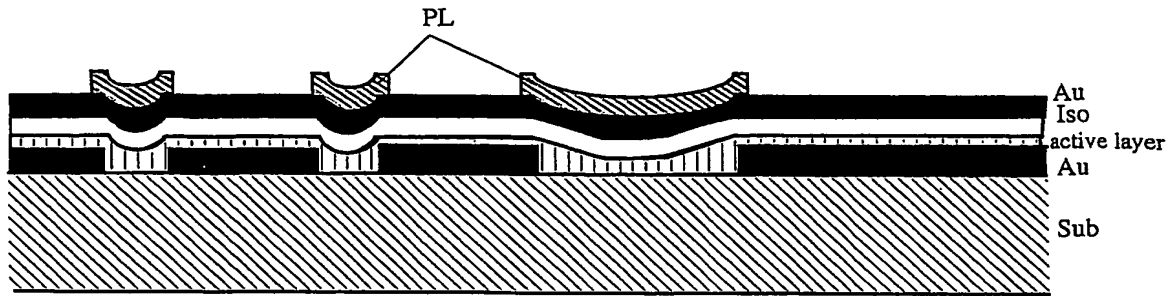


Figur 1

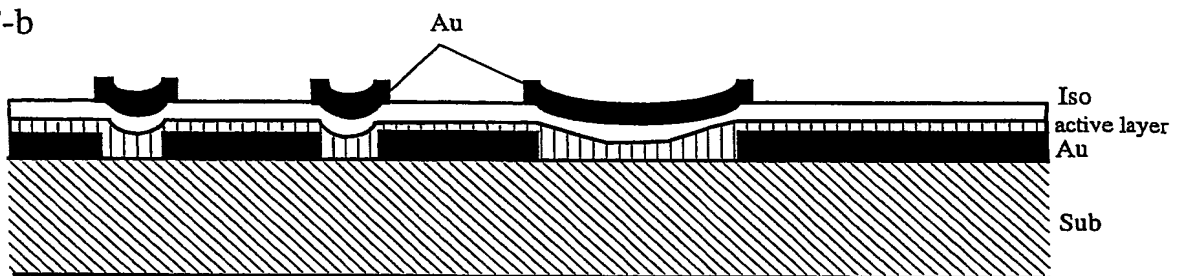


Figur 2

E-3-a

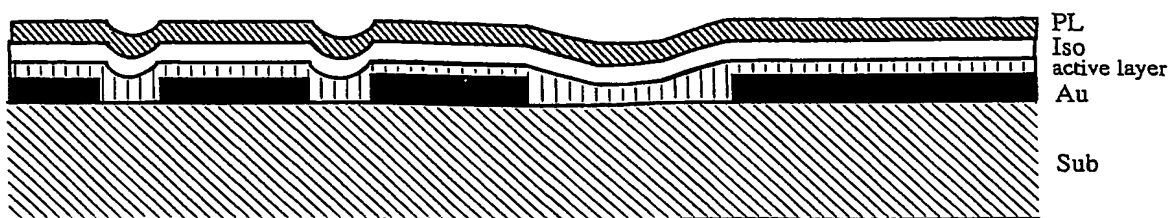


E-3-b

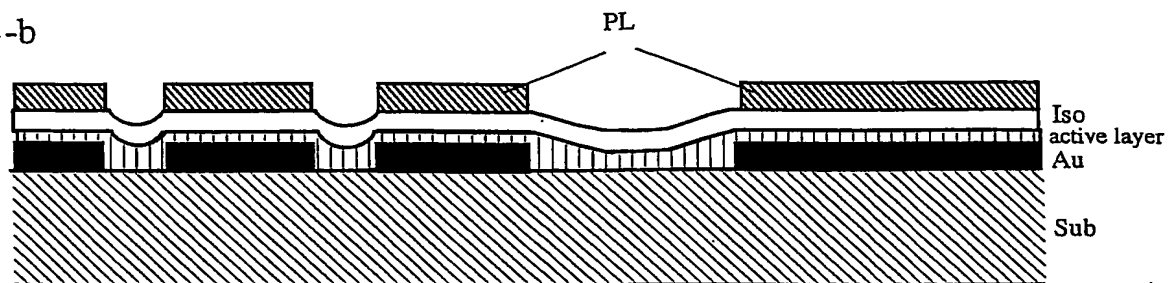


Figur 3

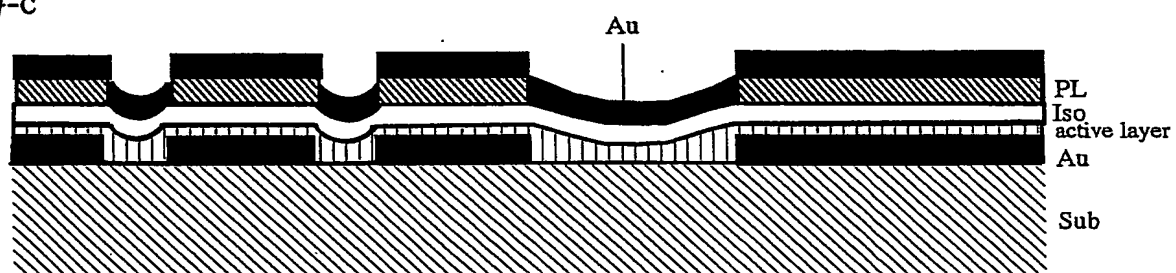
E-4-a



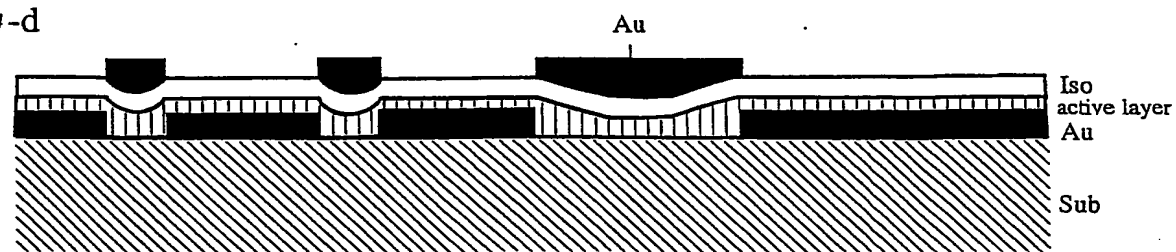
E-4-b



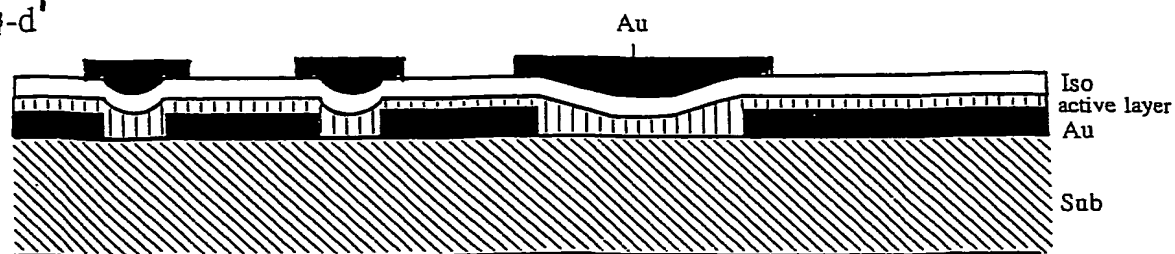
E-4-c



E-4-d

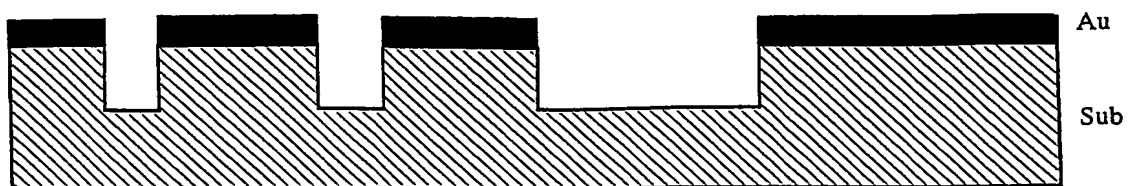


E-4-d'

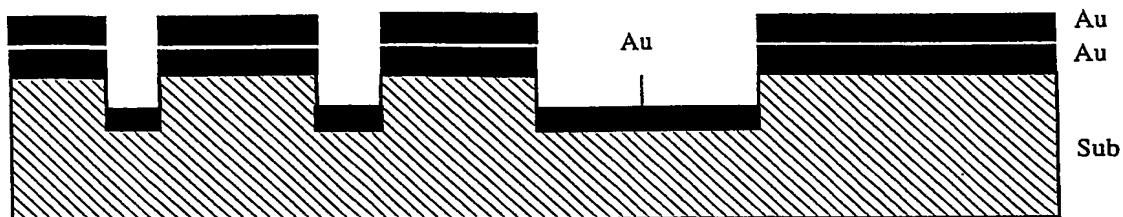


Figur 4

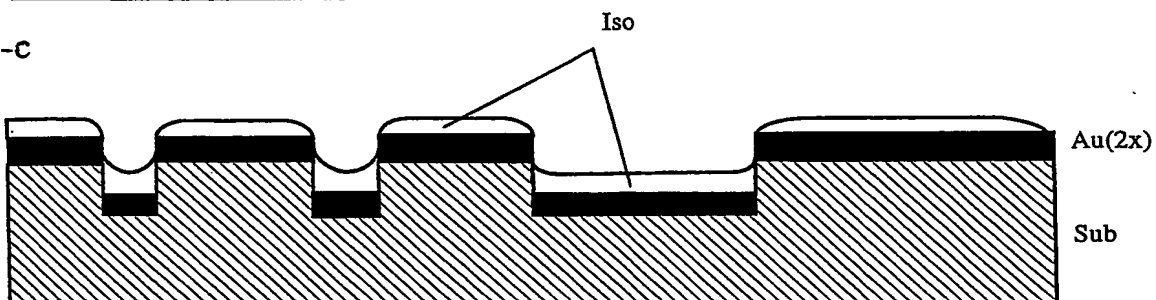
E-5-a



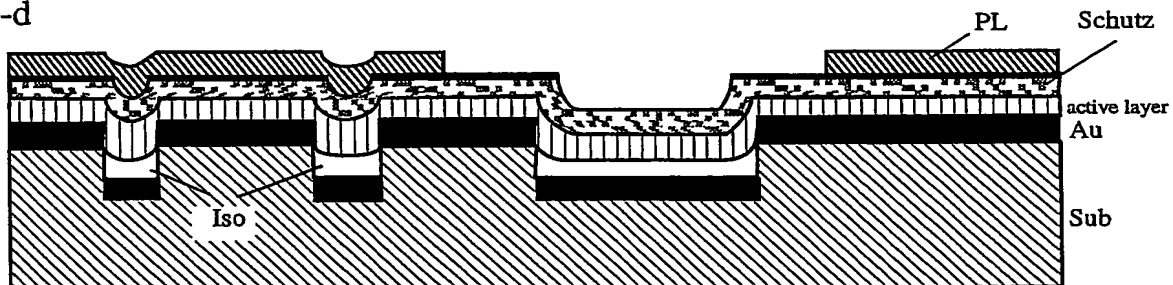
E-5-b



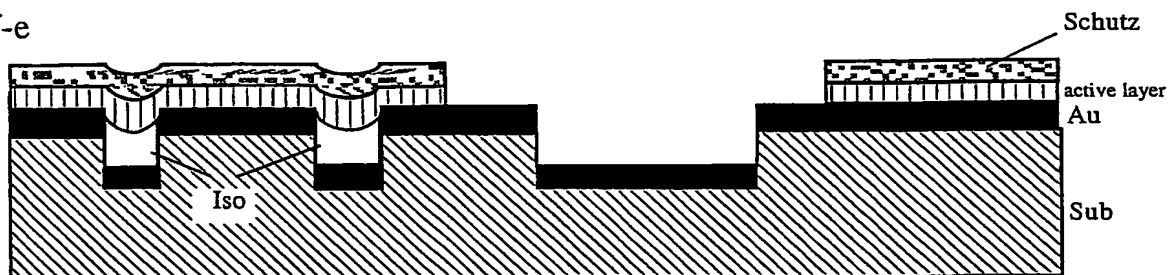
E-5-c



E-5-d



E-5-e



Figur 5